



Министерство образования и науки Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования

Пермский национальный исследовательский политехнический университет

**Лысьвенский филиал
Кафедра общенаучных дисциплин**

УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС ДИСЦИПЛИНЫ

«Микропроцессорные средства и системы»

направление подготовки

13.03.02 «ЭЛЕКТРОЭНЕРГЕТИКА И ЭЛЕКТРОТЕХНИКА»

МЕТОДИЧЕСКИЕ УКАЗАНИЯ

по выполнению курсовой работы

Лысьва, 2019

Разработчик: доцент кафедры ЕН Лопатин В.Г.

Методические указания рассмотрены и утверждены на заседании кафедры общенаучных дисциплин ЛФ ПНИПУ «28» августа 2019 г., протокол № 1.

Лопатин В.Г.

Учебно-методический комплекс дисциплины «Микропроцессорные средства и системы» направление подготовки **13.03.02 «Электроэнергетика и электротехника»**. Методические указания по выполнению курсовой работы для студентов всех форм обучения. Лысьва, 2019, – 21 с.

В методической разработке приводятся задание на курсовую работу и методические указания к ее выполнению по дисциплине «Микропроцессорные средства и системы». Курсовая работа посвящена построению устройств сбора данных на базе микропроцессоров. При разработке микропроцессорного устройства необходимо составить его структурную схему, организовать запоминающее устройство на микросхемах оперативной памяти заданной емкости. По составленному алгоритму написать программу на предложенном языке программирования, а также оценить быстродействие разработанного устройства. Методические указания содержат теоретический материал, исходные данные, пример выполнения с необходимыми пояснениями.

© Лысьвенский филиал

Пермский национальный исследовательский политехнический университет, 2019 г.

СОДЕРЖАНИЕ

1. Общие положения	4
1.1. Цель выполнения курсовой работы.....	4
1.2. Требования к результатам работы.....	5
2. Исходные данные и методические указания на выполнение курсовой работы	6
2.1. Содержание курсовой работы	
2.2. Задание к курсовой работе.....	7
2.3. Методические рекомендации по выполнению курсовой работы	9
2.3.1. Организация оперативного запоминающего устройства (ОЗУ)	9
2.3.2. Реализация УСД в виде микропроцессорного устройства на базе 8-разрядного микропроцессора.....	11
2.3.3. Оценка быстродействия микропроцессорного устройства	17
3. Рекомендации по содержанию и оформлению курсовой работы	18
Список рекомендуемой литературы	19
Приложение А. Пример оформления титульного листа.....	20

1. ОБЩИЕ ПОЛОЖЕНИЯ

Курсовая работа представляет собой самостоятельную и углубленную разработку одной из конкретных тем или проблем учебной дисциплины «Микропроцессорные средства и системы».

1.1. Цель выполнения курсовой работы

Курсовая работа имеет целью закрепление и применение на практике знаний, умений и навыков, полученных в процессе обучения, при построении микропроцессорных устройств сбора данных, а именно:

- Систематизация, закрепление, углубление и расширение теоретических и практических знаний по дисциплине «Микропроцессорные средства и системы»;
- Овладение методикой научного исследования и практического экспериментирования при построении микропроцессорных устройств сбора данных;
- Расширение практических навыков автоматизированного проектирования и исследования систем, построенных на современной элементной базе;
- Формулирование самостоятельных выводов в рамках изучаемой проблемы;
- Расширение и углубление навыков самостоятельной работы, которые включают умение ориентироваться в учебной, научной и справочной литературе (навыки информационного поиска), умение четко и ясно излагать свои мысли и результаты научных исследований.

При выполнении курсовой работы предполагается решить следующие задачи:

1. Ознакомиться с работой цифровых микросхем в составе микропроцессорного устройства.
2. Изучить процедуры составления алгоритма.
3. Освоить процедуру написания программ на языке ассемблера.
4. Вооружить практическими навыками проектирования типовых структур микропроцессорных устройств.

1.2. Требования к результатам работы

После изучения дисциплины обучающийся должен демонстрировать следующие результаты:

Знать:

- схемотехнику цифровых устройств;
- принципы автоматического управления;
- принципы и основные этапы компьютерного моделирования;
- языки программирования;

Уметь:

- выявлять аналитическую зависимость между параметрами объекта управления и сигналами управления;
- применять изученные методы решения инженерных задач для синтеза микропроцессорной системы управления;
- применять компьютерную технику и информационные технологии в своей профессиональной деятельности;

Владеть:

- навыками проектирования и отладки аппаратного и программного обеспечения;
- основами в проектировании микропроцессорных систем;
- методами анализа физических явлений в технических устройствах и системах;
- средствами компьютерной техники и информационных технологий;
- методикой синтеза микропроцессорного управляющего устройства и микропроцессорной цифровой системы управления.

2. ИСХОДНЫЕ ДАННЫЕ И МЕТОДИЧЕСКИЕ УКАЗАНИЯ НА ВЫПОЛНЕНИЕ КУРСОВОЙ РАБОТЫ

Курсовая работа имеет цели закрепления и применения знаний, полученных при изучении дисциплины «Микропроцессорные средства и системы». Она посвящена приобретению навыков построения микропроцессорных устройств сбора данных. На начальном этапе изучения сложной микропроцессорной техники студенту предлагается использовать для организации вычислительного процесса в процессе сбора данных наиболее простую модель, реализованную на базе восьмиразрядного микропроцессора Intel 8080 (аналоги KP580ИК80 или KP580BM80A) или I8085 (аналог K1821BM85A).

При приёме телеметрической информации с исследуемого объекта, часто возникает необходимость обеспечить сбор данных. При этом процесс измерения аналоговых сигналов в виде напряжений или токов сопровождается их преобразованием в цифровую форму и размещением в некоторой области оперативной памяти (ОЗУ) с целью последующей обработки, вычислений в ЭВМ и дальнейшего отображения.

2.1. Содержание курсовой работы

Таблица 1 Виды работ и сроки выполнения

Этап	Виды работы	Сроки выполнения
1.	Ознакомление с заданием к курсовой работе и требованиями к её выполнению	Первое практическое занятие в семестре, на котором предусмотрено выдача задания к курсовой работе
2.	Подбор литературы и согласование с научным руководителем. Выбор элементов микропроцессорного устройства и определение функциональной схемы	В течение 2-х недель с начала занятий в семестре
3.	Выполнение проектной части курсовой работы	4-6 недель.
4.	Оформление и передача готовой курсовой работы на проверку научному руководителю	Не позднее 6-ти недель до начала сессии.
5.	Проверка курсовой работы	1 неделя после сдачи работы научному руководителю
6.	Доработка курсовой работы в случае необходимости и подготовка к её защите	1-2 недели после сдачи работы научному руководителю
7.	Защита курсовой работы	Не позднее 3-х недель до начала экзаменационной сессии

2.2. Задание к курсовой работе

Изучение литературы по теме курсовой работы целесообразно начинать с просмотра нескольких учебников, справочной и технической литературы. Это позволит получить общее представление о вопросах исследования. Недопустимо написание работы только на основе учебной литературы.

Спроектировать устройство сбора данных (УСД), которое выполняет следующие функции:

последовательно опрашивает датчики аналоговых сигналов, поступающие на F входов коммутатора каналов (КК);

с помощью аналого-цифрового преобразователя (АЦП) выполняет преобразование этих сигналов из аналоговой формы в цифровую (в двоичные слова разрядностью 1 байт = 8 бит);

размещает в некоторой области памяти, построенной на основе оперативного запоминающего устройства (ОЗУ), начиная с ячейки, имеющей адрес с символическим названием M .

УСД имеет в своем составе ОЗУ емкостью $Q = N \cdot n$ (N ячейка с разрядностью n) и форматом адресного слова 2 байта = 16 бит. Синхронизация работы микропроцессорной системы осуществляется от генератора тактовых импульсов (ГТИ). Частота синхронизации $f = 500$ кГц.

Требуется:

а) построить запоминающее устройство большого объема на микросхемах ОЗУ заданной ёмкости;

б) реализовать УСД в виде микропроцессорного устройства, выполненного на основе 8-разрядного микропроцессора (МП). При этом текущий адрес очередного канала должен храниться, согласно заданному варианту таблицы 1, в регистре R . Микропроцессорное устройство необходимо довести до уровня структурной схемы, составить программу его функционирования на языке ассемблера, представить таблицу

размещения программы в памяти, начиная с ячейки с адресом BEG, а также оформить программу в кодовых комбинациях (на машинном языке);

в) оценить быстродействие УСД.

Варианты индивидуальных заданий приведены в таблице 1.

Вариант индивидуального задания определяется по предпоследней ($N_{\text{пред}}$) и последней ($N_{\text{посл}}$) цифрам номера.

Таблица 1

$N_{\text{пред}}$	0	1	2	3	4	5	6	7	8	9
F_{10}	6	8	7	9	10	12	11	13	15	14
R	D	E	C	B	D	C	E	B	E	D
$N_{\text{посл}}$	0	1	2	3	4	5	6	7	8	9
M	0732	04F6	7520	003C	01AE	0701	3611	01B0	012A	03E5
Q	2048 x8	8192 x8	32768 x8	512 x8	1024 X8	2048 x8	32768 x8	512 x8	32768 x8	1024 x8
BEG	0316	1A4D	56B8	0021	01D8	03B6	4C82	006A	031A	071A

2.3. Методические рекомендации к выполнению курсовой работы

Методика решения поставленной задачи построена на выполнении следующего примера.

Пусть исходные данные для проектирования УСД имеют следующие значения: $F = 16_{10}$; $M = 21A0h$; $Q = 64K \cdot 8$, то есть $64 \cdot 1024 = 65536$ ячеек разрядностью 1 байт; $R = B$; $BEG = 21C8h$.

2.3.1. Организация оперативного запоминающего устройства (ОЗУ)

Оперативная память организована на базе больших интегральных схем (БИС) полупроводниковых ОЗУ.

Выбор БИС осуществляют, исходя из разных критериев:

- минимизация аппаратных затрат (число корпусов);
- минимизация потребляемой мощности;
- повышение быстродействия МПС и других.

Число микросхем m оперативной памяти требуемой емкости M_T определяют по формуле

$$m = M_T / M_1$$

где M_1 – емкость одной выбранной микросхемы.

При наращивании разрядности организуют линейки. Количество микросхем в каждой линейке

$$m_1 = n_T / n$$

где n_T – требуемая разрядность;

n – разрядность выбранной микросхемы.

Количество линеек m_L определяют по формуле

$$m_L = m / m_1 .$$

Для активизации одной из двух линеек применяют логический элемент НЕ или, при большем количестве линеек, дешифратор, на входы которого подается двоичный код

адреса линейки. Выходы дешифратора соединяют с входами CS (выбор кристалла) всех микросхем. При $CS = 1$ обращение к микросхемам в данной линейке будет заблокировано (режим хранения). При $CS = 0$ – обращение разрешается. При формировании сигнала CS используют незадействованные старшие разряды адресной шины.

Для обеспечения режима записи двоичных слов или их чтения в микросхемах ОЗУ предусмотрены входы RD/WR (чтение/запись). Причем, при $RD/WR = 0$ обеспечивается режим записи, при $RD/WR = 1$ – режим чтения.

В таблице 2 приведены основные параметры некоторых микросхем оперативной памяти.

Таблица 2

Тип микросхемы	Емкость	Время цикла (выборки), нс	Потребляемая мощность, мВт	Напряжение питания, В	Технология
K155PY5	256X1	90	< 735	5	ТТЛ
KP537PY13A	1KX4	120	350	5	КМДП
KP541PY5	1KX8	(55)	< 500	5	ИИЛ-ТТЛ
KP537PY10	2KX8	220	350	5	КМДП
KM132PY13A	2KX8	(55)	900	5	n-МДП
K537 PY14A	4KX1	110	250	5	КМДП
KM132PY12A	4KX4	(50)	700	5	n-МДП
KP132PY6A	16KX1	75	400	5	n-МДП
KM132PY10A	64KX1	90	420	5	n-МДП

Исходя из минимизации аппаратных затрат выберем из таблицы 1 микросхему ОЗУ KM132PY10A. Она содержит 64К ячеек с разрядностью 1 бит. Для построения ОЗУ емкостью 64Кх8 потребуется 8 таких микросхем, так как

$$m = \frac{64 \cdot 1024 \cdot 8}{64 \cdot 1024 \cdot 1} = 8$$

На рисунке 1 приведена схема построения такого ОЗУ. У каждой микросхемы количество адресных входов $A = 16$, так как 2^{16} обеспечивает адресацию 65536 ячеек памяти разрядностью 1 бит. При организации восьми микросхем ОЗУ в одну линейку получается заданная емкость $Q = 64K \cdot 8$.

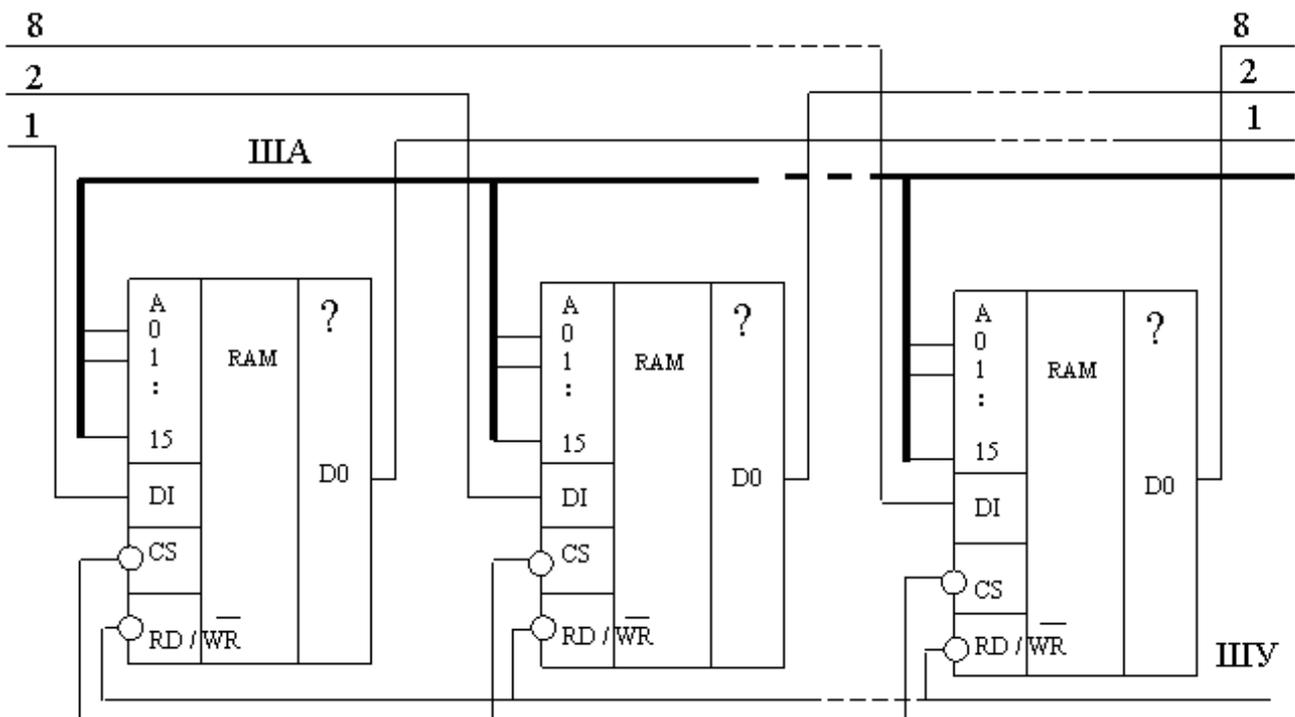


Рисунок 1. Схема построения ОЗУ

Для активизации одновременно всех восьми микросхем необходимо обеспечить подачу логического нуля на все их входы, обозначенные как CS . По входам DI (data input) идет запись, а по DO (data output) – считывание информации, записанной в микросхемы памяти.

2.3.2. Реализация УСД в виде микропроцессорного устройства на базе 8-разрядного микропроцессора

Структурная схема УСД, построенного в виде микропроцессорного устройства (МПУ), представлена на рисунке 2. Кроме микропроцессора, АЦП, оперативной памяти (ОП) и коммутатора аналоговых каналов, схема МПУ содержит два устройства ввода и одно устройство вывода данных, роль которых могут выполнять программно-управляемые регистры-порты, например, многорежимные буферные регистры (МБР) К589ИР12. В таком варианте МПУ и шина управления может состоять всего из двух линий: ЗАПИСЬ и ЧТЕНИЕ.

На схеме рисунка 2 для простоты не показан триггер-флаг АЦП ($T_{фл}$), который вырабатывает сигнал окончания (ОК) преобразования в АЦП.

Начальный адрес 21A0h ячейки памяти области ОП, отведенной для сбора данных, будем хранить в паре регистров HL. Текущий адрес аналогового канала в соответствии с заданием будем помещать в регистр В (в нашем примере в соответствии с заданием $R = B$).

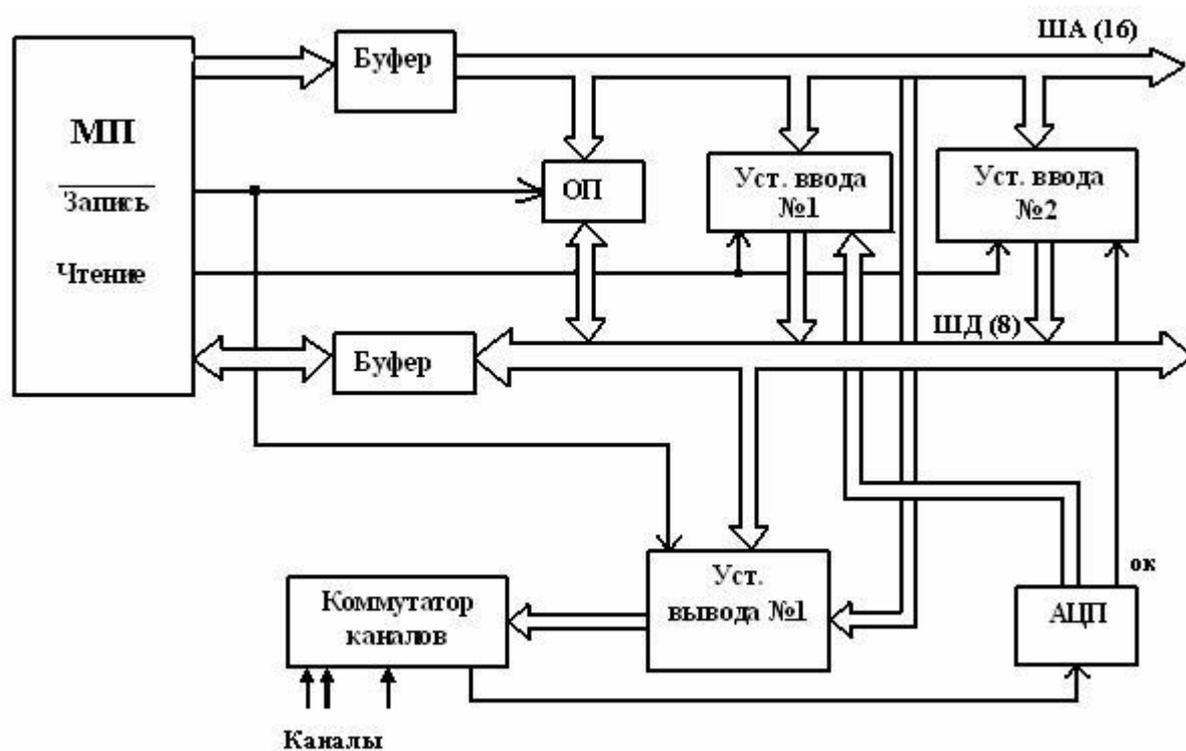


Рисунок 2. Структурная схема УСД, построенного в виде микропроцессорного устройства

Примем порядок опроса аналоговых каналов, начиная с канала, имеющего номер (адрес) 0. Чтобы обеспечить формирование признака завершения цикла сбора данных, в регистр D поместим число F (число аналоговых каналов). В нашем примере $F = 16_{10}$. Тогда блок-схема алгоритма сбора данных будет иметь вид рисунка 3.

Дадим краткие пояснения к блок-схеме. В блоке 1 в пару регистров HL загружается начальный адрес $M = 21A0h$. В блоке 2 в регистр D загружается число 16_{10} ($10h$). В блоке 3 регистр $R = B$ служит счетчиком адресов аналоговых каналов. В него загружается адрес первого канала $00h$. Затем этот адрес через аккумулятор и устройство вывода № I (блоки 4 и 5) поступает на адресный вход коммутатора, как показано на рисунке 2. Коммутатор подключает первый канал ко входу АЦП и

запускает последний. МПУ переходит в режим ожидания окончания акта преобразования в АЦП (блоки 6, 7 и 8). Сигнал с выхода ОК (окончание) АЦП заносится в младший разряд регистра-порта ввода №2. Пока $OK = 0$, акт в АЦП не окончен. В этом случае блоки 6+8 обеспечивают запись триггер-флага с нуля и прохождение программы по малому циклу. Данный режим выполнения программы продолжается до тех пор, пока сигнал ОК на выходе АЦП не станет равным 1. Так обеспечивается режим ожидания. Как только ОК станет равным 1, то после выполнения команды блока 8 $C=1$ осуществляется запись данных с выхода АЦП в устройство ввода № 1 и через аккумулятор микропроцессора в заданную ячейку оперативной памяти (блоки 9 и 10).

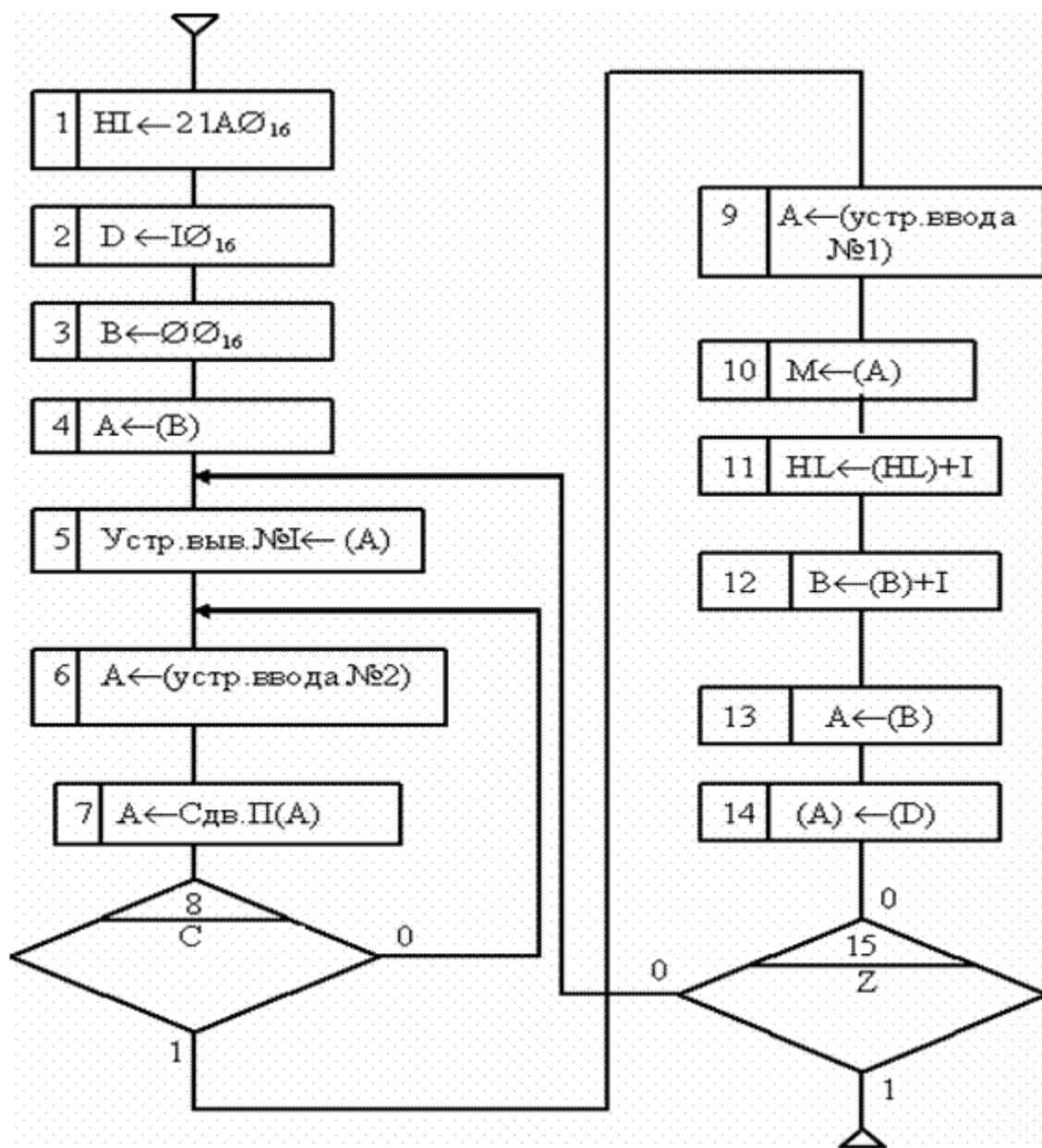


Рисунок 3

Далее формируется адрес следующих устройств: ячейки памяти (блок 11) и аналогового канала (блок 12). Новый адрес канала засылается в аккумулятор (блок 13). В блоке 14 выполняется операция сравнения содержимого регистров В и D. Равенство $B = D = 0$ говорит о том, что все каналы опрошены и срабатывает нулевой признак $z = 1$, цикл сбора данных завершен. Если $z = 0$, то осуществляется опрос следующего канала, так как при выполнении операции сравнения содержимое аккумулятора остается неизменным, то есть в нем по-прежнему содержится адрес следующего канала, загруженный в блок 13. Таким образом, пока адрес очередного аналогового канала, сформированный в регистре В, в блоке 12, остается меньше 10_{16}

, обеспечивается прохождение программы по большому циклу. Программа на языке ассемблера представлена в таблице 3.

Таблица 3

№ команды Команды	Метка	Мнемокод	Операнд (ы)	Комментарий	Байты	Циклы	Такты
1		LXI	H,21A0h	HL ← 21A0h	3	3	10
2		MVI	D,10h	D ← 10h	2	2	7
3		MVI	B,00h	B ← 00h	2	2	7
4		MOV	A,B	A ← B	1	1	5
5	K2	OUT	1	Устр.выв.№1 ← (A)	2	3	10
6	K1	IN	2	A ← Устр.ввода № 2	2	3	10
7		RRC		A ← Сдв.П (A)	1	1	4
8		JNC	K1	Блок 8 УП	3	3	10
9		IN	1	A ← Устр.ввода № 1	2	3	10
10		MOV	M,A	M ← (A)	1	2	7
11		INX	H	HL ← (HL) + 1	1	1	5
12		INR	B	B ← (B) + 1	1	1	5
13		MOV	A,B	A ← (B)	1	1	5
14		CMP	D	(A) - (D)	1	1	4
15		JNZ	K2	Блок 15 УП	3	3	10

В таблице 3 использованы сокращения: Сдв.П (A) – сдвиг вправо содержимого регистра A (аккумулятора), УП – условный переход.

Размещение программы представлено в таблице 4.

Таблица 4

№ команды	Адрес ₁₆
1	21C8
	21C9
	21CA
2	21CB
	21CC
3	21CD
	21CE
4	21CF
5	21D0
	21D1
6	21D2
	21D3
7	21D4
8	21D5
	21D6
	21D7
9	21D8
	21D9
10	21DA
11	21DB
12	21DC
13	21DD
14	21DE
15	21DF
	21E0
	21E1

The diagram shows execution flow between command addresses. Arrows indicate the sequence of execution. Labels C=0, C=1, Z=0, and Z=1 indicate conditional jump conditions.

Число ячеек ОП, отводимых под команду, определяется числом байтов в команде. В таблице 4 стрелками показана последовательность выполнения команд. В командах условного перехода, где последующее выполнение той или иной команды зависит от условия (признака), указаны пары стрелок, рядом с которыми значения сигналов-условий.

2.3.3. Оценка быстродействия микропроцессорного устройства

Для оценки быстродействия микропроцессорного устройства будем считать, что максимальная длительность преобразования АЦП меньше длительности

периода синхроимпульсов $T = \frac{1}{500} = 2 \text{ мкс}$, поэтому временем прохода по малому циклу можно пренебречь.

В соответствии с таблицей 3 на выполнение команд 1 ÷ 4 требуется 10+7+7+5 = 29 тактов.

На один проход по большому циклу (на выполнение команд 5 ÷ 15) нужно 10+10+4+10+10+7+5+5+5+4+10 = 80 тактов. Всего таких проходов $F=16_{10}$, что требует $80 \cdot 16 = 1280$ тактов. В итоге длительность цикла сбора данных составит $t = (29+1280) \cdot 2 \text{ мкс} = 2618 \text{ мкс}$.

3. РЕКОМЕНДАЦИИ ПО СОДЕРЖАНИЮ И ОФОРМЛЕНИЮ КУРСОВОЙ РАБОТЫ

Объем курсовой работы (без списка использованных источников и приложений) должен составлять 25-35 страниц. Титульный лист курсовой работы приведён в приложении А. Текст должен оформляться на компьютере с размером шрифта не более 14 пт, но не менее 12 пт, Times New Roman, полуторным межстрочным интервалом, или рукописным способом черной или синей пастой.

Страницы должны иметь поля, мм: 30 - левое; 10 - правое; 20 -верхнее; 20 - нижнее. Текст должен быть выровнен по ширине. В тексте должны быть расставлены переносы.

Пояснительная записка должна быть выполнена на бумаге формата А4 по ГОСТ 7.32-2001 (графики и схемы можно выполнять на формате А4). В пояснительной записке отражаются:

- все проведённые расчеты с обоснованиями;
- принципиальные и структурные схемы, таблицы, выполненные в соответствии с требованиями ЕСКД;
- обоснование выбора того или иного типа элемента, устройства и т.д.;
- список использованных источников.

СПИСОК РЕКОМЕНДУЕМОЙ ЛИТЕРАТУРЫ

1. Бойко В.И., Гуржий А.Н., Жуйков В.Я. и др. Схемотехника электронных устройств. Цифровые устройства. – СПб.: БХВ – Петербург, 2004. – 512 с.
2. Бойко В.И., Гуржий А.Н., Жуйков В.Я. и др. Схемотехника электронных устройств. Микропроцессоры и микроконтроллеры. – СПб.: БХВ – Петербург, 2004. – 464 с.
3. Гольденберг Л.М. и др. Цифровые устройства и микропроцессорные системы. Задачи и упражнения: Учебное пособие. – М.: Радио и связь, 1992. – 256 с.
4. Калабеков Б.А. Микропроцессоры и их применение в системах передачи и обработки сигналов. – М.: Радио и связь, 1988. – 368 с.
5. Калабеков Б.А. Цифровые устройства и микропроцессорные системы. Учебник для техникумов связи. – М.: Горячая линия–Телеком, 2000. – 336 с.
6. Коффрон Дж. Технические средства микропроцессорных систем. Практический курс. Пер. с англ. – М.: Мир, 2009, – 344с.
7. Лебедев О.Н. и др. Изделия электронной техники. Цифровые микросхемы. Микросхемы памяти. ЦАП и АЦП: Справочник. – М.: Радио и связь, 1994. – 248 с.
8. Лебедев О.Н. Применение микросхем памяти в электронных устройствах: Справочное пособие. – М.: Радио и связь, 1994. – 216 с.
9. Мышляева И.М. Цифровая схемотехника: Учебник для сред. Проф. Образования. – М.: Издательский центр «Академия», 2005. – 400 с.
10. Новиков, Ю.В. Основы микропроцессорной техники: Курс лекций / Ю.В. Новиков, П.К. Скоробогатов. – М.: ИНТУИТ.РУ «Интернет-Ун-т инф. технологий», 2003. – 440 с.
11. Опадчий Ю.Ф., Глудкин О.П., Гуров А.И. Аналоговая и цифровая электроника (полный курс): Учебник для вузов/ Под ред. О.П. Глудкина. – М.: Горячая линия – Телеком, 2000.
12. Пухальский Г.И. Проектирование микропроцессорных систем. Учебное пособие для вузов. – СПб.: Политехника, 2001.–544 с.
13. Угрюмов Е.П. Цифровая схемотехника. – СПб.: БХВ – Санкт-Петербург, 2000. – 528 с.
14. Хартов В.Я. Микропроцессорные системы: учебное пособие. – М.: ИЦ Академия, 2010. – 352 с.
15. Хвощ С.Т., Варлинский Н.И., Попов Е.А. Микропроцессоры и микроЭВМ в системах автоматического управления. – Л.: Машиностроение. 1987. – 640 с.
16. Цифровая и вычислительная техника: Учебник под ред. Э.В.Евреина. – М.: Радио и связь, 1991. – 464 с.

Приложение А. Пример оформления титульного листа

Министерство образования и науки Российской Федерации

Федеральное государственное бюджетное образовательное учреждение высшего образования
Пермский национальный исследовательский политехнический университет



Лысьвенский филиал

КУРСОВАЯ РАБОТА

по дисциплине «Микропроцессорные средства и системы»

Тема «Построение микропроцессорного устройства сбора данных»

Вариант № ___

Выполнил студент _____ И.О. Фамилия
подпись, дата

Группа АЭП-17-6

Направление 13.03.02 «Электроэнергетика и электротехника»

Руководитель (должность, ученая степень, звание) _____ И.О. Фамилия
подпись, дата

Лысьва 2016